

PAT-NO: JP355142342A
DOCUMENT-IDENTIFIER: JP 55142342 A
TITLE: DIGITAL COLOR TONE CONTROL METHOD
PUBN-DATE: November 6, 1980

INVENTOR-INFORMATION:
NAME
YAMADA, MITSUHIKO

ASSIGNEE-INFORMATION:
NAME COUNTRY
DAINIPPON SCREEN MFG CO LTD N/A

APPL-NO: JP54049077
APPL-DATE: April 23, 1979

INT-CL (IPC): G03F003/08, H04N001/46

ABSTRACT:

PURPOSE: To control the color tone at high precision when making a plate, by separating digital color signals into achromatic color, chromatic color, boundary data components, etc., and converting into color data signals for ink according to the hue region division by higher order masking operation and correction data system by table indexing.

CONSTITUTION: According to R, G, B and boundary blur digital signals corresponding to the scanning of the original picture from A/D converter 12, a chromatic/achromatic color separating circuit 25 in a digital operation processing part 3 adds chromatic color component data to a

masking operation
circuit 26 and applies achromatic color component data to a
data composing
circuit 28. This circuit 28 is controlled through a sharp
signal generating
circuit 24. Chromatic color data corrected according to
correction signals
read out from the table of a color correcting circuit 27
according to the hue
region division on the basis of the operation in the circuit
26 and density
data on the basis of white data level are applied to the
circuit 28 and are
combined with achromatic color data, so that the data may be
converted to color
digital signals for plate making such as yellow (Y), magenta
(M) and cyan (C)
at high precision by electrical processing, without using
photographic master
plate.

COPYRIGHT: (C)1980,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭55—142342

⑤ Int. Cl.³
G 03 F 3/08
H 04 N 1/46

識別記号

庁内整理番号
7447—2H
7193—5C

⑬ 公開 昭和55年(1980)11月6日

発明の数 1
審査請求 有

(全 16 頁)

⑭ デジタル色調制御方法

⑯ 特 願 昭54—49077

⑰ 出 願 昭54(1979)4月23日

⑱ 発 明 者 山田光彦

京都市伏見区小栗栖南後藤町6

⑲ 出 願 人 大日本スクリーン製造株式会社

京都市上京区堀川通寺之内上る

4丁目天神北町1番地の1

⑳ 代 理 人 弁理士 竹沢荘一

明 細 書

1. 発明の名称

デジタル色調制御方法

2. 特許請求の範囲

所要色点の色分解各色データを相互に比較して、有彩色データと無彩色データとに分離し、前記無彩色データに基づきテーブル索引して各色データの無彩色成分データを発生させ、各色データに基づいて、テーブル索引して高次のマスキング方程式を演算し、各色データを相互に比較するとともに、色相を決定する選択された各色データを互いに計算処理して、色相領域を区分し、該色相領域の区分データに基づいて、テーブル索引して各色データに要求される補正データを求めて、各色データを色修正し、所要色点の色調を制御することを特徴とするデジタル色調制御方法。

3. 発明の詳細な説明

本発明は、カラースキャナー等の画像複製装置において、マスキング処理並びに色修正等の色調制御を、デジタル処理をもつて行なうようにし

たデジタル色調制御方法に関する。

従来のカラー原面の製版工程に利用される電子製版装置、いわゆるカラースキャナーは、マスキング並びに色修正等に係る、各色調制御装置が電気的に設定され、かつ電子的に演算処理されるため、写真式製版に比べて、信頼性、安定性並びに再現性の高いものとして、製版工程に多く利用されている。

しかし、信頼性、安定性並びに再現性等は、さらに高度のものが要求されるに至り、従来の電子的演算処理、すなわちアナログ演算回路では、能力が不足するようになった。

すなわち、アナログ演算回路には、単一部品にまで集積化された演算増幅器、その演算増幅器をもつて所要の演算回路を構成する抵抗器、所要の修正項目の修正値等を設定するためのポテンシオメータ等、数多くの回路素子が使用され、それらの素子は、すべて温度係数並びに経時変化を含むものであつて、この温度係数と経時変化は、長期安定性並びに再現性を低下させる原因となる。

この問題を解決するには、特別に選別又は製作された高性能の素子を使用し、かつ温度補償回路等を附加して、アナログ演算回路を構成することであるが、結果的には、演算回路を複雑化して、信頼性を低下させるとともに、価格の増大をきたすことにもなる。

そこで、アナログ処理をデジタル処理することにより、信頼性、安定性及び再現性を高めようとする試みが、特開昭48-80208号公報として公開されるに至った。

上記デジタル処理は、カラスキャナーの色演算に係る信号処理が高速の実時間処理であることと、入力信号の加色法3原色たる赤(Ⅲ)緑(Ⅳ)青(Ⅴ)色の分解信号(以下RGB系信号とする)が、出力信号の減色法インキの3原色たるイエロ(Y)マゼンタ(M)シアン(C)の色分解信号(以下YMC系信号とする)と、1対1の対応関係をもつことから、計算的手段をとらずに高速の座標変換を行なうことにより、結果的に修正されたYMC系信号を得るようにしている。

(3)

しかしながら、マスキング色修正、並びにトーン調整等に関係する多くの対応関係値グラフは、2次項を含む曲線で表わされ、しかも、その曲線群は、各値のところにおいて、曲率が異つており、この曲線を、直線近似をもつて直線補間を行なつた場合には、補間する部位毎に、補間近似値の誤差が相違し、曲率の大きな部位では、許容の誤差範囲を超えてしまうことになる。

この曲線群をなめらかに補間するには、補間回路が複雑になり、特に3次元のままで補間するには、その補間計算の実時間処理は困難となる。

一方、カラスキャナーを実際に使用する場合に必要とされる色修正の主な要件を列記してみると、以下ようになる。

- (1) 色修正に係る修正値設定操作が簡単であること。
- (2) 色修正に係る修正値設定項目ができるだけ少ないこと。
- (3) 各色修正項目の設定値変更が相互に関連(相関)しないこと。

(5)

しかしながら、R、G、B系3色信号を、必要とする設定期間の分解能で、それぞれにデジタル信号に変換したときの3色デジタル信号の情報量が非常に大きく、例えば1色当り8ビットで符号化すると、3色組み合わせたときの情報量は 2^{24} となつて、座標変換装置の容量が膨大となり実用的ではない。

座標変換装置は、RGB系各3色デジタル信号を3次元の各アドレスとして、そのアドレスで指定される場所へ、アドレスに対応した結果的に要求されるY、M、C系の3色信号を記憶させた3次元メモリーテーブルよりなり、このメモリーテーブルは、変換速度が早いのが容量に制限を受ける。

そこで、RGB系3色信号の各上位ビット群をもつて3次元メモリーテーブルを索引して、YMC系3色信号の大きな値を得るとともに、RGB系3色信号の下位ビット群をもつて、YMC系3色信号の細かな部分を補間計算して、メモリー容量を減らす考慮がなされている。

(4)

- (4) 色修正項目の修正内容指定仕様書の作製が容易であること。
- (5) 標準修正値又は他の修正値等に対して設定修正値が対比容易であること。
- (6) 各設定修正値が長時間安定に保たれること。
- (7) 長期間又は長時間経過後に、同一条件設定の許で同一の色修正効果が得られること。
- (8) 各修正項目の色修正設定値の記録保存が容易であること。
- (9) カラスキャナーを操作することにより経験的に得られた色修正に係る経験的データを継続的に使用でき、かつその上に経験的データの積み重ねができること。

上記列記した各要件は、アナログ信号処理からデジタル信号処理に変更したときにおいても、全く無視し得るものではなく、前記従来のデジタル処理は、上記各要件を満足するものではない。

例えば、3次元のメモリーテーブルを用いた場合、色修正に係る修正項目は、一時的に単一要素として決定できるものではなく、部分的な修正で

(6)

あつても、テーブルすべてを変更し、メモリーテーブルを書き替えることが必要となる。

これは、結果的に必要とされるYMC系の3色信号が、色修正を加えられたものとして結果的に得られる。色修正要素各々のあらゆる変更例をテーブルとして用意しなければならず、このテーブルを選択することが、色修正を行なうことと同じ意味をもつ。

しかしながら、上記テーブルの種類も膨大な数となつて実質的には色修正範囲すべてを包含する種類のテーブルの作表、並びにそのテーブルの選択的メモリーへの書き込みが困難となり、実用的には、他の色修正手段、例えば補間計算回路等において、色修正を考慮しなければならない。

また、上述のデジタル処理は、本質的に、RGB系3色信号のそれぞれの値の組み合わせから、結果的に必要とされる色修正済みのYMC系3色信号のそれぞれの値の組み合わせを座標変換として選択するもので、修正を所要する各項目、例えば色相、彩度、明度、カラーバランス、その他の各

(7)

バイナリーコードを割り当て、それを3次元のアドレスとして使用すると、24ビットのバイナリーコードと等しくなつて、前述の如く情報量は 2^{24} となる。

しかし、RGB系3色信号が表現しうる色調を、明度、彩度、色相で表わせれば、明度が最大の分解能を所要し、それに8ビットのバイナリーコードを割り当てるものとし、彩度(飽和度)は、等価中性濃度として明度と重複する成分を含むため冗長度が大きく、色相は、明度に比べて分解能が低くても、カラーレキヤナーとして十分に色調を再現できることから、それぞれ6ビットのバイナリーコードを割り当てるとすると、全情報量は 2^{20} となつて、データ処理に関して大幅な帯域圧縮が可能であることを示す。

本発明は、上述のデジタル処理の欠点を除去し、カラーレキヤナーに要求される前記第(1)～(9)項の諸要件を、できるだけ満足するようになされたカラーレキヤナーのデジタル色調制御方法を提供するもので、以下実施例に基づき詳述する。

(9)

要素等が相互に強く相関し、いずれの修正要素をどの程度修正したか、従来のアナログ処理の場合と同一量をもつて表わすことが困難である。

そこで、前述のカラーレキヤナーとして必要とされる要件の中、前記第(1)(8)(9)項並びに第(9)項を満たしていないこととなる。

特に、第(9)項は、カラーレキヤナーの機能の本質的なものではないが、従来のアナログ処理のカラーレキヤナーを利用することにより、経験的に得られた、多大の重要なデータを、全く無駄にするか、又は有意義なデータとして継続的に利用できるかを決定する重要な要件であり、この要件を満たさないことは、従来のデジタル処理の重大な欠点として挙げることができる。

さらに、従来の3次元座標の座標変換として、RGB系3色信号を取り扱う場合に、RGB系3色信号は、冗長度の大きいまま処理されることとなり、結果的に取り扱う情報量が大きくなる欠点も有している。

例えば、RGB系3色信号に、各々8ビットの

(8)

第1図は、本発明のデジタル制御方法の実施要領の一例を示すもので、カラーレキヤナーの基本構成は、原画走査部(1)と、記録走査部(2)と、デジタル色演算処理部(3)と、同期制御部(4)とからなる。

原画走査部(1)は、カラー原画(5)を巻着する原画シリンダー(6)と、原画シリンダー(6)を主走査回転駆動するモータ(7)と、原画シリンダー(6)の周面へ対峙してカラー原画(5)をアナログの画像信号へ変換するピックアップヘッド(8)と、ピックアップヘッド(8)へ係合したネジ棒(9)を回転して周走査方向へピックアップヘッド(8)を移動させるモータ(10)とを備えている。

前記ピックアップヘッド(8)は、カラー原画(5)の画像情報を色分解フィルターを備えた光学系を介して、RGB系3原色へ色分解するとともに、光電変換された各3色のアナログ信号(R_1)(G_1)(B_1)と、前記RGB系3色信号を取り出すために設けた光学系のアパーチャより大きな開口径を有するアパーチャを介して光電変換されたアナ

00

ログのアンシャープ信号(U_1)とを出力する。

原面走査部(1)には、必要限度のアナログ処理を行なうためのレベル整合回路(4)が含まれる。

レベル整合回路(4)は、光量に比例した画像信号(R_1)(G_1)(B_1)(U_1)を濃度に比例した画像信号(R_2)(G_2)(B_2)(U_2)に変換する対数圧縮手段と、各信号の最小値レベル並びに最大値レベルを常に一定の基準レベルへ整合する、通常カラーキャナーの操作においてシャドウ並びにハイライトのセツトアップと呼ばれるレベル整合手段を含む。

濃度信号に変換された各画像信号(R_2)(G_2)(B_2)(U_2)は、原面走査部(1)のアナログ回路と色演算処理部(8)のデジタル回路をインターフェイスするアナログ-デジタル変換器(以下 Δ 変換器と略称する)へ入力する。

Δ 変換器(4)は、前記レベル整合回路(4)によつて、アナログ信号の最小値レベルと最大値レベルが、符号化データの最小符号値と最大符号値にそれぞれ対応するようにセツトアップされている。

一方、記録走査部(2)は、前記原面シリンドラ(6)

(4)

スを受け、所要の時期に所望されるインキ色版の画素データをバッファメモリへ送り込むインキ色チャンネル切替回路(4)とを備えている。

なお、原面並びに記録シリンドラを回転駆動する主走査制御用のモータ(7)、ピックアップヘッド(8)並びに記録ヘッド(4)を副走査方向へ移動する副走査制御用のモータ(4)の同期制御は、周知手段をもつて行なわれるため、その説明並びに図示は省略する。

また、記録シリンドラ(4)は、原面シリンドラ(6)から独立した駆動モータで制御されるものであつてもよいことは云うまでもなく、この場合においても、同期制御部(4)は記録シリンドラ(4)へ連係している方が都合がよい。

記録ヘッド(4)の光源制御はアナログ制御で行なわれ、そのため、記録ヘッド(4)とバッファメモリ(4)の間には、記録用の露光制御用アナログ回路と、デジタル回路のインターフェイスとして、デジタル-アナログ変換器(以下 D/A 変換器と略称する)が設けられ、その D/A 変換器(4)は、バッ

(4)

と同軸に連結され、記録フィルム(4)を巻着した記録シリンドラ(4)と、記録シリンドラ(4)の周面へ対峙して、記録フィルム(4)へ複製画像を露光する記録ヘッド(4)と、記録ヘッド(4)へ係合したネジ棒(4)を回転して副走査方向へ、記録ヘッド(4)を移動させるモータ(4)とを備え、記録ヘッド(4)は、記録フィルム(4)へ露光用光源を投射する光源並びに光学系と、その光源を複製用画像信号に応じて制御する光源制御手段を含む。

同期制御部(4)は、記録シリンドラ(4)の1回転中に1個のバースを発生するバース発生器、並びに、1回転中に多数のバースを発生するバース発生器を、記録シリンドラ(4)の回転軸(4)へそれぞれ連結してなるロータリーエンコーダ(4)と、ロータリーエンコーダ(4)の両バースを受け、各部所へ必要とするバース周期並びにバース幅の各クロックバースを送り出すクロック発生器(4)と、クロック発生器(4)のクロックバースを受け、所要倍率等に応じて、所望の時期に記録用画素信号を記録ヘッド(4)へ送り込むバッファメモリ(4)と、クロックバ

(4)

ッファメモリ(4)の読み出しクロックと同期している。

なお、本発明の説明上、記録部(2)をカラーキャナーの如き、ハードコピーを得るものとしてあるが、本質的に、記録部(2)の出力形態は、ブラウン管等に表示しうるようなソフトコピー状であつてもよい。

以上は、本発明に係るデジタル色調制御方法を適用するカラーキャナーの周辺技術の一例であり、以下に本発明におけるデジタル色演算部(8)について詳述する。

原面走査部(1)のレベル整合回路(4)が出力する各アナログ信号(R_2)(G_2)(B_2)(U_2)を、 Δ 変換器(4)の各々のR、G、B、Uチャンネルへ加える。

なお、各分解色に対応する赤(4)、緑(4)、青(4)、イエロー(4)、マゼンタ(4)、シアン(4)、黒(4)、並びに輪郭線強調(4)等の情報伝達系統を各々のチャンネルと呼称し、各チャンネルは、適数ビットのデータがバスラインによつて並列に処理されるものである。

(4)

Δ_D 変換器10は、入力アナログ信号を8ビットのバイナリーコードに変換し、その Δ_D 変換器10の各R、G、B、Uのチャンネル出力段には、8ビットのラッチ回路(12_R)(12_G)(12_B)(12_U)が設けられ、該ラッチ回路(12_R)~(12_U)は、 Δ_D 変換器10のクロックパルスと同期して、 Δ_D 変換した直後のデータを適当時間ラッチし、そのラッチしている間に各色R、G、Bチャンネルの8ビットデータ(R₂)(G₂)(B₂)を色演算処理部11へ、Uチャンネルの8ビットデータ(U₂)をシャープ信号発生回路12へそれぞれ送る。

色演算処理部11は、大きく分けて、有彩色無彩色分離回路13と、マスキング演算回路14と、色修正回路15と、データ合成回路16とからなっている。

シャープ信号発生回路12は、 Δ_D 変換器10から、GチャンネルとUチャンネルの各データ(G₂)(U₂)を取り込んで、Gチャンネルのデータ(G₂)からUチャンネルのデータ(U₂)を減算し、その結果のデータ(U₄)を8ビットのラッチ回路12へ保持する。

このGチャンネルのデータ(G₂)から、Uチャ

(4)

ねられた基準値のホワイトレベルのデータ17に基いて、3色データ(R₂)(G₂)(B₂)に含まれる等価中性濃度成分をインキ色の等価中性濃度として分離し、その等価中性濃度データ(N₂)を出力の8ビットラッチ回路(33_R)へ保持するようにした無彩色分離回路13と、インキ色の等価中性濃度を表すデータ(N₂)に基いて、各インキ色版用に対応当てられたテーブル(34_R)(34_G)(34_B)(34_U)を索引し、各インキ色のインキの量を表す最終データの各々へ、結果的に調合すべき中性色成分を各インキ色毎に発生し、その各データ(N₂)(N₂)(N₂)(N₂)を出力の8ビットラッチ回路(35_R)(35_G)(35_B)(35_U)へ保持するようにした中性色成分発生回路14とを備えている。

最大値選択回路15は、第2図に示すように、8ビットマグニチュードコンパレータ15の両入力(D₁)(D₂)へそれぞれ接続したバスライン18へ、R、G、B各チャンネルのうち、RとBの2チャンネルを、バスバッファ19へ介してそれぞれ接続し、残るGチャンネルを、両バスライン18へ共通して、切替自在にバスバッファ20へ介して

(5)

ネルのデータ(U₂)を差し引いたデータ(U₄)は、輪郭強調データ(S)として、色演算処理部11の終段のデータ合成回路16のY、M、C、K各チャンネルへ送られる。

有彩色無彩色分離回路13は、 Δ_D 変換器10からR、G、B各チャンネルのデータ(R₂)(G₂)(B₂)を取り込み、そのデータ(R₂)(G₂)(B₂)から、有彩色成分と無彩色成分とを分離する。

上記分離回路13は、3色データ(R₂)(G₂)(B₂)の各値の中から、最も大きな値を示すデータ(R₂、G₂、B₂)max = N₁を判別し、そのデータ(N₁)を出力の8ビットラッチ回路13へ保持するようにした最大値選択回路13と、3色データ(R₂)(G₂)(B₂)の値の組み合わせが表わす色調の色相、並びに彩度の成分を含み、かつその色相並びに彩度を表現するのに必要なインキ量に対応する各インキ色データ(Y₁)(M₁)(C₁)を、前記最大値選択回路13の出力するデータ(N₁)に基いて3色データ(R₂)(G₂)(B₂)から分離するようにした有彩色分離回路13と、前記最大値選択回路13の出力データ(N₁)から予め定

(6)

連結し、かつ、両バスライン18を、バスバッファ21(4)を介して、8ビットラッチ回路13の入力端へ連結している。なお、各バスバッファは、トライステート形のものである。

マグニチュードコンパレータ15は、所要の処理時間内に2つの比較モードを有し、第1の比較モードでは、RチャンネルとGチャンネルのデータ(R₂)(G₂)をバスライン18へ取り込んで、その大小を比較し、第2の比較モードにおいては、第1の比較モードのコンパレータ15の比較結果信号を、第1のモード終了直前に1ビットのラッチ回路13へ保持しておいて、第1のモードにおける大なる値を示したチャンネルのバスバッファ21又は22のいずれか一方を、ラッチ回路13の出力状態をもつて出力有効とし、バスライン18へ大なるデータ(R₂)又は(G₂)を取り込み、他のバスライン18へ、残る1つのデータ(B₂)を取り込んで、コンパレータ15をもつて大小を比較する。

コンパレータ15の比較結果信号の大なるデータのバスライン18又は22のバスバッファ21又は22

(7)

のいずれか一方を有効出力として、ラッチ回路40へ送り、ラッチ回路40は、第2のモード終了直前に、バスライン40又は40から送られる最大値を示すデータ(R_1, G_1, B_1) $\max = (N_1)$ をラッチする。

なお、2つの比較モードは、各バスバツファア(40)(40)を所要の順序でシーケンシャルに制御して行なわれる。

最大値選択回路40で得られるRGB系3色信号の最大値のデータ(N_1)は、YMC系3色信号に換算すると、対応補色の最小値に相当するため、そのデータ(N_1)は、YMC系の中性濃度成分となつてはいるが、真の中性濃度とはならない。

すなわち、レベル整合器40でセットアップされる各チャンネルの取り得る値の最大値は、基準ホワイトレベルより高い原稿走査用光源そのものの強さにセットアップされ、原稿中の最大のハイライトのところで得られるホワイトレベルは、上記最大値より低い原稿に応じた所要値を取る。

無彩色濃度分離回路40は、上記基準ホワイトレベルを、原稿に応じ、かつ、必要に応じて、適度

(4)

割当てられたデータ($N_Y \dots N_R$)が、中性濃度値に応じて、予めテーブルとして作表され、メモリーされている。

各色版毎のテーブルは、下色除去率のように、各色版相互の相関係は高いが、下色除去率の取り得る値が比較的大まかな可変段階のものであり、この各色版のテーブルは、基本テーブルとして、下色除去率の所要百分率可変段階毎に、各色版1組として予め用意する。

また、仕上り効果等に要求されるシャドウ又はハイライト等の部分的な補正は、上記基本テーブルへ所要の補正を加えて用いる。

上記メモリーテーブル(34_Y) \dots (34_R)の索引による中性色成分発生回路40の特徴は、各色中性色成分のデータ($N_Y \dots N_R$)の値の変化が、データ(N_2)の値の変化と高次関係をもつて得られることと、データ(N_2)の値に応じて、各データ($N_Y \dots N_R$)の値の相互の割合を変化させることができることにあり、広範囲の色調調整を可能とするものである。

有彩色分離回路40は、R、G、B各チャンネル

(4)

のハイライトセットアップ補正量を考慮して、基準ホワイトレベルの8ビットデータ(40)を予め定め、そのホワイトレベルのデータ(40)から、データ(N_1)の差のデータ($N_2 = W - N_1$)を求め、真のインキ量に対応した中性濃度を得る。ただし、データ(N_2)の負の値は、リミットするため、このホワイトレベル設定は、ハイライトリミッターとしても作用する。

中性色成分発生回路40は、下色除去率並びに仕上り効果等により、結果的に各インキ色版に要求される中性色成分の8ビットデータ(N_Y)(N_M)(N_C)(N_R)を各色版毎に発生させるもので、そのデータ(N_Y) \dots (N_R)の各値の相互の割合は、前記中性濃度のデータ(N_2)によつて選択される。

データ(N_2)は、各色版のメモリーテーブル(34_Y)(34_M)(34_C)(34_R)に共通したアドレスバス40へ送られ、そのメモリーテーブル(34_Y) \dots (34_R)を色版毎に索引する。

各メモリーテーブル(34_Y) \dots (34_R)には、各色版の所要濃度域における中性色成分として、各色版に

(4)

から取り込んだ8ビットのデータ(R_1)(G_1)(B_1)を、前記最大値選択回路40の出力する8ビットのデータ(N_1)から、それぞれに減算する。

RGB系とその補色となるYMC系では、値の大小関係が反転することから、上記減算によつて得られる各データ(Y_1)(M_1)(C_1)は、RGB系からYMC系へのインキ色変換を受けるとともに、中性濃度を除去した純色成分のみを含む有彩色のデータとなる。

すなわち、各データ(Y_1)(M_1)(C_1)は、 $N_1 - B_1 = Y_1$ 、 $N_1 - G_1 = M_1$ 、 $N_1 - R_1 = C_1$ で表わされる。

上記減算は、通常の8ビットデジタル加算器による補数計算によつて実行される。

有彩色分離回路40によつてインキ色へ変換された各インキ3色のY、M、Cチャンネルは、マスキング演算回路40へ各8ビットのデータ(Y_1)(M_1)(C_1)を送る。

マスキング演算回路40は、マスキング方程式に基いてマスキング演算処理するもので、Y、M、

(4)

C各チャンネル毎に、各色版の計算回路(47_Y)(47_M)(47_C)を備え、その各計算回路(47_Y)(47_M)(47_C)は、マスキング方程式の各項の計算を、その項の変数に相当する各インキ色データ(Y₁)(M₁)(C₁)でテーブル索引して求め、このテーブル索引によつて得られた各項の値を総計したデータ(Y₂)(M₂)(C₂)を、8ビットラッチ回路(48_Y)(48_M)(48_C)へ保持してなる。

従来、マスキング方程式としては、通常次のものが用いられている。

$$\left. \begin{aligned} Y_2 &= a_{11}Y_1 - a_{12}M_1 - a_{13}C_1 \\ M_2 &= a_{21}M_1 - a_{22}C_1 - a_{23}Y_1 \\ C_2 &= a_{31}C_1 - a_{32}Y_1 - a_{33}M_1 \end{aligned} \right\} \dots\dots\dots(1)$$

なお、マスキング処理前の3色データをY₁、M₁、C₁、マスキング処理後の3色データをY₂、M₂、C₂、マスキング係数をa₁₁、a₁₂…で示す。

上記第(1)式は、1次の解を求める式で、変数となるデータ(Y₁)(M₁)(C₁)の値の大きさによつて、係数(a₁₁)…を変えることはできない。

例えば、明るい色と暗い色のところでは、マスキング

図

$$Y_2 = (a_1 + a_4Y_1)Y_1 + (a_2 + a_5M_1)M_1 + (a_3 + a_6C_1)C_1 \dots\dots\dots(4)$$

第(4)式の各項は、各項の変数(Y₁)(M₁)(C₁)を適値に定めたとき、その項の取り得る値が不定となるものでないため、この各項の計算は、変数(Y₁)(M₁)(C₁)をアドレス番号とし、その変数(Y₁)(M₁)(C₁)に対応した項の答を、アドレス番号で指定される場所へ記憶させた1次元メモリーテーブルを用いて実行可能である。

第3図のイエローチャンネルの計算回路(47_Y)に示すメモリーテーブル(49_Y)(50_Y)(51_Y)は、第(4)式の各項の計算するもので、メモリーテーブル(49_Y)(50_Y)(51_Y)の各アドレスバス(52_Y)(53_Y)(54_Y)は、前段の有彩色分離回路図の8ビットの出力データ(Y₁)(M₁)(C₁)が各々送られる。

メモリーテーブル(49_Y)(50_Y)(51_Y)は、インキセツト等のマスキング要素によつて定められた各マスキング係数a₁、a₂…と、変数であるデータ(Y₁)(M₁)(C₁)の取り得る値とを、順次各項に当て嵌めて、各項の答を予め求めておき、その項の答を求

図

キング係数(a₁₁)…を変えることにより、良好な結果を得ることは周知であるが、このようなことはできない。

マスキング演算回路図は、上記1次方程式の欠点を除去した2次の方程式を演算することのできるもので、以下、Yチャンネルの演算の具体例を、第3図に基き説明する。

高次のマスキング方程式は、クラッパ(Clapper)の2次方程式として知られており、そのイエロー部分の方程式は、次のように表わされる。

$$Y_2 = a_1Y_1 + a_2M_1 + a_3C_1 + a_4Y_1^2 + a_5M_1^2 + a_6C_1^2 + a_7Y_1M_1 + a_8M_1C_1 + a_9C_1Y_1 \dots\dots\dots(2)$$

第(2)式を、独立変数が1個の項と、2個の項に別けて整理する。

$$Y_2 = (a_1 + a_4Y_1)Y_1 + (a_2 + a_5M_1)M_1 + (a_3 + a_6C_1)C_1 + a_7Y_1M_1 + a_8M_1C_1 + a_9C_1Y_1 \dots\dots\dots(3)$$

さらに、独立変数2個の項は、後述の色修正回路において修正可能なものであるため、第(3)式から除き次式を得る。

図

める際に用いた変数のデータ(Y₁)(M₁)(C₁)をアドレスに対応させ、そのアドレスで指定される場所へ、データ(Y₁)(M₁)(C₁)の値によつて得られる項の答を8ビットのデータとしてメモリーしておく。

しかして、データ(Y₁)(M₁)(C₁)によつて、それぞれに索引されるメモリーテーブル(49_Y)(50_Y)(51_Y)の各項の計算結果データは、出力のバスバッファ—55—57へ送られる。

メモリーテーブル(49_Y)の出力バスバッファ—55—は、8ビット加算器58の第1の入力バスライン—56—へ接続され、メモリーテーブル(50_Y)(51_Y)の出力バスバッファ—57—は、それぞれ、加算器58の第2の入力バスライン—59—へ接続される。

加算器58は、所定処理時間内において、2つのサイクルで各項の結果データを合計する。

第1のサイクルでは、出力バスバッファ—55—と57—を出力有効に制御して、加算器58は両入力バスライン—56—59—のデータを取り込み加算し、その加算結果の上位8ビットのデータを、8ビットのラッチ回路—60—へ保持する。

図

ラッチ回路60の出力は、バスライン60へ接続するバスバッファアースを備え、第2のサイクルで、このバスバッファアースと出力バッファアースを出力有効に制御して、バス60へ現われる前サイクルで合計したデータと、バス60へ現われる残る項の結果データとを合計し、その総合計データ(Y_2)の上位8ビットを、8ビットのラッチ回路(48_Y)へ保持する。

M並びにCの各チャンネルの計算回路(47_M)(47_C)も同様構成であり、それぞれ、各項を計算するメモリーテーブル(48_M)(50_M)(51_M)並びに(49_C)(50_C)(51_C)を備え、第(4)式に相当する各M、Cチャンネルのマスクング演算を行ない、各項の総合計データ(M_2)(C_2)を、それぞれの8ビットラッチ回路(48_M)(48_C)へ保持する。

なお、第(4)式において、各項に含まれる係数が負の値を有する場合は、その項の値を負として計算し、加算器66を減算器として作動させればよい。

上述のマスクング演算回路60は、有彩色無彩色分離回路60の接続へ設ける必要性は全くなく、RGB系3色データ(R_2)(G_2)(B_2)を直接に用いて、

(50)

Y、M、Cチャンネル間へ、8ビットのマグニチュードコンパレータ(68_Y)(68_M)(68_C)と、8ビットの一致検出コンパレータ(69_Y)(69_M)(69_C)とを各々並列に設け、各Y、M、Cチャンネル間へ現われる8ビットのデータ(Y_2)(M_2)(C_2)を相互に比較する。

YとMのチャンネル間のマグニチュードコンパレータ(68_Y)は $Y_2 > M_2$ を、MとCのチャンネル間のマグニチュードコンパレータ(68_M)は $M_2 > C_2$ を、CとYチャンネル間のマグニチュードコンパレータ(68_C)は $C_2 > Y_2$ を、それぞれ判別する。

各マグニチュードコンパレータ(68_Y)(68_M)(68_C)は、それぞれ1ビットの判別信号を出力し、オアゲート(70_Y)(70_M)(70_C)とインバータ(71_Y)(71_M)(71_C)へその出力を与え、その各オアゲート(70_Y)(70_M)(70_C)は、一致検出コンパレータ(69_Y)(69_M)(69_C)が出力する1ビットの一致信号を共に受けて、各チャンネル間の両コンパレータ(68_Y)(69_Y)、(68_M)(69_M)、(68_C)(69_C)の論理和の信号(a)(b)(c)を各々出力する。

また、各インバータ(71_Y)(71_M)(71_C)は、前記のマグニチュードコンパレータ(68_Y)(68_M)(68_C)の判別条

マスクング演算処理が可能であり、かつ有彩色無彩色分離回路60も、マスクング演算処理の後に設けても何ら支障ない。

色修正回路60は、マスクング演算回路60でマスクング処理された各8ビットのデータ(Y_2)(M_2)(C_2)を取り込み、そのデータ(Y_2)(M_2)(C_2)に必要とする補正量を加減して、色修正を行なう。

色修正回路は、入力するデータ(Y_2)(M_2)(C_2)が該当すべき色相範囲を大まかに判別する第1の色判別回路64と、第1の色判別回路64で区分された色相範囲をさらに細く区分する第2の色判別回路64と、第1と第2の色判別回路64で区分された色相範囲において、各インキ色の被補正データ(Y_2)(M_2)(C_2)(N_2)へ、結果的に必要とするそれぞれの補正量(ΔY)(ΔM)(ΔC)(ΔK)を算出する各インキ色版毎のメモリーテーブル(66_Y)(66_M)(66_C)(66_K)と、被補正データ(Y_2)(M_2)(C_2)(N_2)へそれぞれに補正量(ΔY)(ΔM)(ΔC)(ΔK)を加減算する加減算回路(67_Y)(67_M)(67_C)(67_K)とを備えている。

第1の色判別回路64は、第4図に示す如く、各

(51)

件の逆の判別信号(d)(e)(f)を出力する。

すなわち、各信号(a)~(f)は、 $a = (Y_2 \geq M_2)$ 、 $b = (M_2 \geq C_2)$ 、 $c = (C_2 \geq Y_2)$ 、 $d = (Y_2 < M_2)$ 、 $e = (M_2 < C_2)$ 、 $f = (C_2 < Y_2)$ となつている。

各信号(a)~(f)は、その中の2個を選択して、6個のアンドゲート72(73)(74)(75)(76)(77)へ導かれ、各々に論理積が求められる。

アンドゲート72~77の出力信号(g)(h)(i)(j)(k)(l)は、3色のデータ(Y_2)(M_2)(C_2)のそれぞれが取り得る値によつて定まる色相範囲の $1/6$ を区分する択一信号となり、大まかな色相範囲を区分している。

第5図は、3色データ(Y_2)(M_2)(C_2)の取り得る値の組み合わせによつて、表現される色相を、横軸に示した、3色データ(Y_2)(M_2)(C_2)のスペクトル波形図で、その下へ、前記各信号(a)~(l)を色相軸へ並べて、対応関係を表わす。

第2の色判別回路64は、第6図に示すように、8ビットのデータ(Y_2)(M_2)(C_2)の上位4ビットを取り出した各データ(Y'_2)(M'_2)(C'_2)が、4ビットのバスバッファアース(78_Y)(78_M)(78_C)を介して、加算器74

(52)

の一方の入力へ選択的に加えられる。

加算器内の他の入力には、各データ $(Y'_2)(M'_2)(C'_2)$ が、4ビットのバスバツファア $(80_Y)(80_M)(80_C)$ を介し、かつインバータ81を通して選択的に加えられる。

しかして、加算器内は、各データ $(Y'_2)(M'_2)(C'_2)$ の中から、選択的に2つのデータを取り込んで補級計算による減算を行なうことができる。なお加算器内には、補級減算のための最下位ビットに+1が加えられる。

減算に際しては、前記第1の色判別回路64の信号(a)~(f)を用い、バスバツファア $(78_Y)(78_M)(78_C)$ と $(80_Y)(80_M)(80_C)$ の各エネープル端子を制御して、減算するための2つのデータを選択する。

被減算側のバスバツファア $(78_Y)(78_M)(78_C)$ のエネープル端子には、アンドゲート $(82_Y)(82_M)(82_C)$ がそれぞれ設けられ、そのアンドゲート (82_Y) には信号(a)(f)が、アンドゲート (82_M) には信号(b)(g)が、さらにアンドゲート (82_C) には信号(c)(e)が、それぞれ加えられる。

60

コードよりなるため、16段階に細区分され、もつて6段階の大まかな色相領域を合わせた全色相領域は、96段階に区分される。

しかして、上述の第1の色判別回路64が出力する色相領域の区分信号(g)~(l)と、第2の色判別回路65の出力する色相領域区分データ(D)とによつて、各色版毎のメモリーテーブル $(66_Y)(66_M)(66_C)(66_K)$ を索引し、区分された色相領域において要求される各色版の補正量 $(\Delta Y)(\Delta M)(\Delta C)(\Delta K)$ を算出することができる。

各メモリーテーブル $(66_Y) \dots (66_K)$ は、それぞれ大まかな色相領域($v \sim m$)、($m \sim o$)、($o \sim y$)、($y \sim g$)、($g \sim c$)、($c \sim v$)に対応するメモリーブロック(vm)、(mo)、(yg)、(gc)、(cv)を備え、そのメモリーブロック(vm)~(cv)は、信号(h)(j)(k)(l)(i)(a)をもつて、それぞれにエネープルされるとともに、データ(D)をもつてアドレスが指定される。

各メモリーテーブル $(66_Y) \dots (66_K)$ は、信号(g)~(l)とデータ(D)とによつて索引された場所から、信号

61

減算側のバスバツファア $(80_Y)(80_M)(80_C)$ のエネープル端子には、それぞれオアゲート $(83_Y)(83_M)(83_C)$ が設けられ、このオアゲート (83_Y) には信号(i)(j)が、オアゲート (83_M) には信号(g)(k)が、さらにオアゲート (83_C) には信号(h)(l)が、それぞれ加えられている。

上記信号(a)~(l)の組み合わせによつて、得られる加算器内の出力データ(D)は、第5図に示す如く、前記第1の色判別回路64で区分された大まかな色相領域毎に増減するものが得られる。

すなわち、データ(D)の値は、信号(g)~(l)で区分される $v \sim m$ 、 $m \sim o$ 、 $o \sim y$ 、 $y \sim g$ 、 $g \sim c$ 、 $c \sim v$ の各々の色相領域内で、色相が変わると変化する。なおvはバイオレット、mはマゼンタ、oはオレンジ、yはイエロー、gはグリーンである。

このデータ(D)のバイナリーコードは、大まかに区分された色相領域内の色相と1対1の対応関係を有し、この大まかに区分された色相領域各々は、データ(D)の値によつてさらに細く区分されることになる。そのデータ(D)は、4ビットのバイナリー

62

(g)~(l)とデータ(D)とによつて区分された色相領域で必要とされる予め定められた補正量の補正データ $(\Delta Y)(\Delta M)(\Delta C)(\Delta K)$ を、それぞれ出力する。

補正データ $(\Delta Y) \dots (\Delta K)$ は、8ビットの被補正データ $(Y_2) \dots (N_2)$ に対して $\pm 50\%$ 以下の値しか必要としないため、7ビットのコードでよいが、補正データ $(\Delta Y) \dots (\Delta K)$ は正負両方の値を必要とするため1ビットの正負判別符号を附加して8ビットにしてある。

各補正データ $(\Delta Y) \dots (\Delta K)$ は、被補正データ $(Y_2) \dots (N_2)$ とともに加減算器 $(67_Y)(67_M)(67_C)(67_K)$ に各々取り込まれ、補正データ $(\Delta Y) \dots (\Delta K)$ の正負の符号に基づいて、被補正データ $(Y_2)(M_2)(C_2)(N_2)$ それぞれに加減算され、その計算結果データ $(Y_3)(M_3)(C_3)(K_3)$ は、8ビットのラッチ回路 $(84_Y)(84_M)(84_C)(84_K)$ に保持される。

また、この色修正回路66は前記マスキング回路67において、第(8)式から除いた独立変数が2個含まれる項のマスキング計算として考えることができる。

64

すなわち、第(8)式の $a_7Y_1M_1+a_8M_1C_1+a_9C_1Y_1$ を、データ $(Y_1)(M_1)(C_1)$ によつて定まる色相領域の補正量 $(\Delta Y')$ として、予め算出しておき、前記メモリーテーブル(66_Y)へ書き込んでおけばよい。

このマスキング計算式による補正量 $(\Delta Y')$ $(\Delta M')$ $(\Delta C')$ を基本修正量として、各色版のテーブルを表し、この基本テーブルの所要、色相領域の補正量 $(\Delta Y')$ $(\Delta M')$ $(\Delta C')$ へ、原面並びに仕上り条件等による所要の補正量を加減して、所望の色修正効果を得ることができる。

上述の色修正回路(3)は、修正を所望する色相領域を各インキ色毎に細かに選択して、所要の修正を加えることができるとともに、その修正が、各インキ色版相互に相関することなく、独立して修正できる。

また、各インキ色版の補正量 (ΔY) (ΔM) (ΔC) (ΔK) を、相互に相関させて変化し方が良好な結果を得る場合においても、各メモリーテーブル(66_Y)(66_M)(66_C)(66_K)は、同一アドレスで検索され、そのため、相互に相関する補正量 (ΔY) (ΔM) (ΔC)

(3)

(65_M)(65_C)(65_K)へ保持する。

合成回路(4)の各チャンネル出力データ $(Y_s)(M_s)(C_s)(K_s)$ は、色演算処理部(8)の出力としてチャンネル切替回路(2)に送り込まれ、そのデータ $(Y_s)(M_s)(C_s)(K_s)$ は、選択的にバッファメモリー(4)に取り込まれるとともに、記録走査部(2)の必要とする時期に、 D_A 変換器(2)に送り込まれ、記録ヘッド(4)を制御し、所要色版の複製画像を記録する。

以上の如く本発明によれば、色修正に係るすべての修正項目が、それぞれの修正項目に応じて割り当てられたメモリーテーブルで設定され、そのため、温度並びに経時に対して、非常に安定な設定条件保持能力、並びに設定条件再現能力を発揮し、かつ各メモリーテーブルは、所要の処理目的に応じて分離してあるため、他の処理目的のもの相互間に相関することなく、独自にテーブル内容を変更することができる。

さらに、同一処理目的内の各メモリーテーブルには、基本的な条件変更に伴う最小限度のテーブル組を小致種用減すればよく、その基本的な条件

(3)

(ΔK)を記録した場所が、同時にアクセスされるから、変更を要する色版の所望色相領域の補正量を適宜定めた後、その変更された補正量に追従して定まる他の色版の補正量を、所定の相関式に基づいて別途デジタル計算器等で算出して定め、各色版における所望色相領域の相互の補正量の相関的補正も容易にできる。

色修正回路(3)から出力する各 Y 、 M 、 C 、 K チャンネルのデータ $(Y_s)(M_s)(C_s)(K_s)$ は、各部所のデータを各チャンネル毎に合成する合成回路(4)に取り込まれる。

合成回路(4)は、色修正回路(3)の出力する各データ $(Y_s)(M_s)(C_s)(K_s)$ と、中性色成分発生回路(5)の出力する各中性色データ $(N_Y)(N_M)(N_C)(N_K)$ とを、各インキ色の YMC チャンネル毎に加算し、かつそれらの加算結果に、シャープ信号発生器(6)の出力する輪郭強調データ(6)を各々加算して、最終的に Y 、 M 、 C 、 K 各色版のインキ量を決定する各色データ $(Y_s)(M_s)(C_s)(K_s)$ を算出し、そのデータ $(Y_s)(M_s)(C_s)(K_s)$ を8ビットのラッチ回路(65_Y)

(3)

に加えられる細かな条件変更は、基本的テーブル組のいずれかのものを、若干修正することにより、容易に可能であるため、再現しうる色調範囲のすべての条件の設定が可能である。

また、このテーブル組内でのテーブル内容の変更は、各テーブル相互間に相関させずに、独自に各テーブルの若干の修正が可能であるとともに、テーブル組内でのテーブル内容の変更を相関させた方が、良好な結果を得る場合は、テーブル組の相関する値同士が、各テーブル共同アドレスをもつて指定されるため、或る値に相関する他の値を、各テーブル間の相関式に基づいて、容易に算出可能である。

よつて、何れ各々のテーブルの変更を、すべて人為的に行なう必要なく、所要の1つもしくは2つのテーブルの変更に伴つて、相関する他のテーブルを自動的に修正することも容易である。

さらに、処理目的に応じて分離した各メモリーテーブルへの設定項目は、従来のアナログ処理の場合とほぼ同様に分けてあるため、その設定項目

(3)

で行なわれる修正処理の結果的效果を、従来の経験的データをもつて容易に予測可能であるとともに、予測通りの修正効果が得られ、しかも、従来とはほぼ同様の修正内容指定仕様書の作成、並びに結果的仕上り効果に求められる処理技法等の指定が容易である。

また本発明に使用される各テーブルは、1次元のテーブルであるため、すべてグラフとして表示が可能であり、かつグラフに基づいて、テーブルの書き込みも可能であることから、各設定項目の標準修正値又は他の修正値に対して、新たに設定される設定修正値が対比容易である。

そのため、標準修正値又は他の修正値によつて処理された経験的データから、新たに設定される設定修正値の結果的仕上り状態が予測可能となり、よつて、経験的データの減み重さねが可能となる。

しかも、各テーブル内容をグラフに表わしたものは、従来アナログ処理で使用されているグラデーション曲線等のグラフと同一内容をもつたグラフであるから、従来技術とも対比が可能となつて、

(公)

ロチャンネルを示すブロック図、

第4図は、同じく色修正回路における第1の色判別回路を示すブロック図、

第5図は、第1図に示す要領により得られた3色データのスペクトル波形図と、色修正回路の各信号関係を示すチャート図、

第6図は、第1図における色修正回路中の第2の色判別回路を示すブロック図、

第7図は、第1と第2の色判別回路の出力信号によつてテーブル索引されるメモリーテーブルと、その出力の補正データの合計回路の一例を示すブロック図である。

- | | |
|----------------|--------------|
| (1) 原面走査部 | (2) 記録走査部 |
| (3) デジタル色演算処理部 | |
| (4) 同期制御部 | (5) カラー原面 |
| (6) 原面シリンダ | (7) モータ |
| (8) ピックアップヘッド | (9) ネジ棒 |
| (10) モータ | (11) レベル整合回路 |
| (12) D/A 変換器 | (13) 記録フィルム |
| (14) 記録シリンダ | (15) 記録ヘッド |

(公)

従来技術をもつて得られた経験的データを、継続的に使用できることとなる。

しかしながら、本発明においては、従来のアナログ処理を単にデジタル処理に置換しただけのものではなく、色演算処理部(8)における有彩色無彩色分離回路(24)では、各色版毎に中性色成分のトーンバランスを調合可能とし、マスキング演算回路(25)では、高次のマスキング演算を行い、色修正回路(26)においては、色相範囲を高分解能をもつて分離して色修正を行なうものである。

これらについては、従来のアナログ処理においては行ない得ない新規な技術をもつて可能としたものである。

4. 図面の簡単な説明

第1図は、本発明方法の実施要領を例示するもので、デジタル色演算処理部を備えるカラーキャナーのブロック図、

第2図は、第1図における最大値選択回路のブロック図、

第3図は、同じくマスキング計算回路のイデー

(公)

- | | |
|-------------------------------------|---------------------------------|
| (16) ネジ棒 | (17) モータ |
| (18) 回転軸 | (19) ロータリーエンコーダ |
| (20) クロック回路 | (21) バッファメモリー |
| (22) インキ色チャンネル切替回路 | |
| (23) D/A 変換器 | (24) $(12_R) \sim (12_B)$ ラッチ回路 |
| (25) シャープ信号発生回路 | |
| (26) 有彩色無彩色分離回路 | |
| (27) マスキング演算回路 | (28) 色修正回路 |
| (29) データ合成回路 | (30) ラッチ回路 |
| (31) ラッチ回路 | (32) 最大値選択回路 |
| (33) 有彩色分離回路 | (34) (23_R) ラッチ回路 |
| (35) 無彩色分離回路 | (36) $(34_Y) \sim (34_C)$ テーブル |
| (37) $(35_Y) \sim (35_C)$ ラッチ回路 | |
| (38) 中性色成分発生回路 | (39) マグニチュードコンパレータ |
| (40) バスライン | (41) バスライン |
| (42) バスバッファ | (43) バスバッファ |
| (44) バスバッファ | (45) バスバッファ |
| (46) ラッチ回路 | |
| (47) $(47_Y) \sim (47_C)$ マスキング計算回路 | |

(公)

(48_Y)～(48_C)ラッチ回路

(49_Y)～(49_C)メモリーテーブル

(50_Y)～(50_C)メモリーテーブル

(51_Y)～(51_C)メモリーテーブル

(52_Y)アドレスバス (53_Y)アドレスバス

(54_Y)アドレスバス (55_Y)バスバッファ

(56_Y)バスバッファ (57_Y)バスバッファ

(58_Y)加算器 (59_Y)バスライン

(60_Y)バスライン (61_Y)ラッチ回路

(62_Y)バスバッファ (63_Y)第1の色判別回路

(64_Y)第2の色判別回路

(65_Y)～(65_K)メモリーテーブル

(66_Y)～(66_K)加減算回路

(67_Y)～(67_C)マグニチュードコンバータ

(68_Y)～(68_C)一致検出コンバータ

(69_Y)～(69_C)オアゲート

(70_Y)～(70_C)インバータ (71_Y)アンドゲート

(72_Y)アンドゲート (73_Y)アンドゲート

(74_Y)アンドゲート (75_Y)アンドゲート

(76_Y)アンドゲート

(43)

(78_Y)～(78_C)バスバッファ

(79_Y)加算器

(80_Y)～(80_C)バスバッファ

(81_Y)インバータ (82_Y)～(82_C)アンドゲート

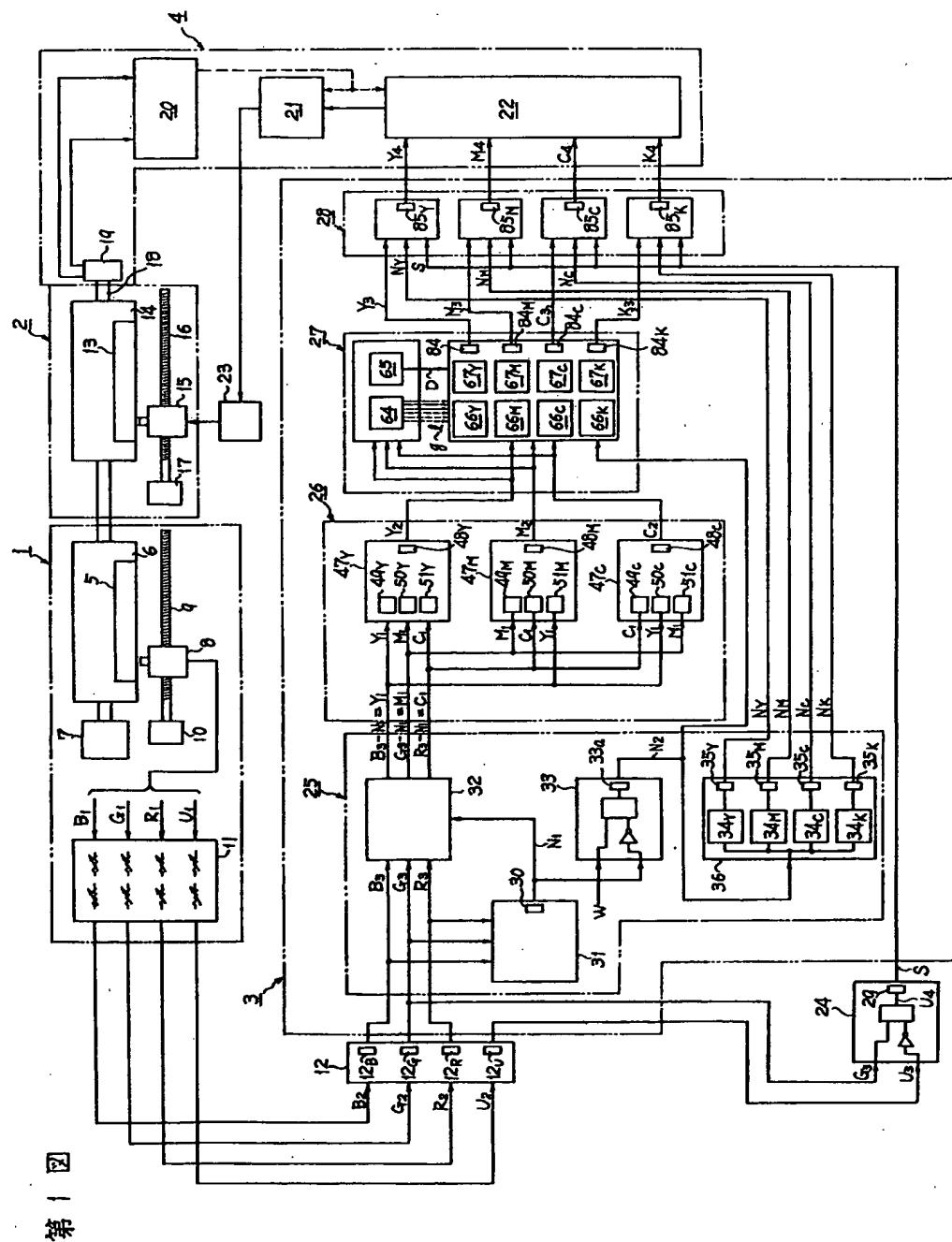
(83_Y)～(83_C)オアゲート

(84_Y)～(84_K)ラッチ回路 (85_Y)～(85_K)ラッチ回路

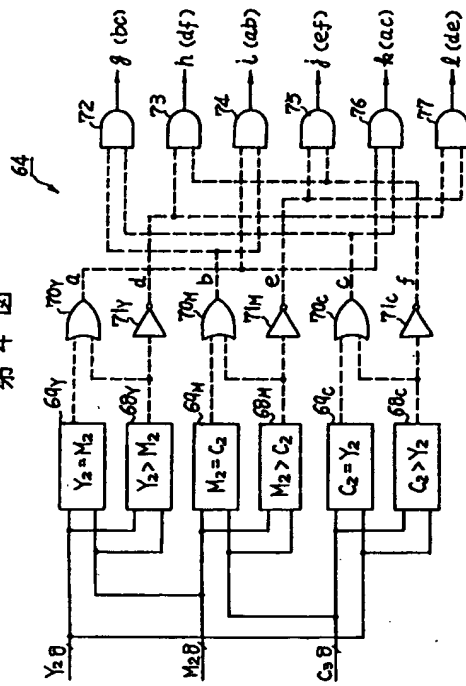
特許出願人代理人 弁理士 竹 沢 荘



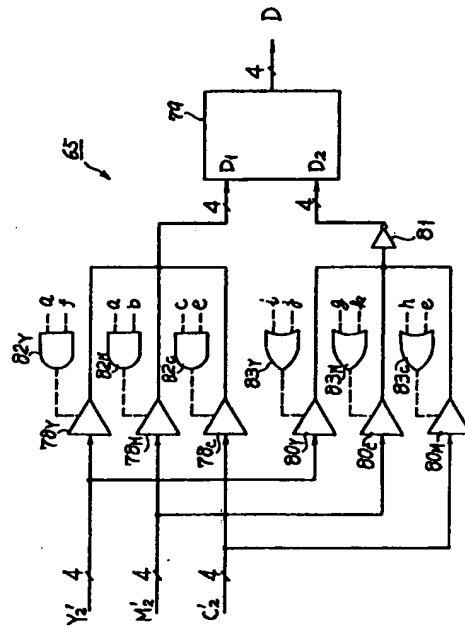
(44)



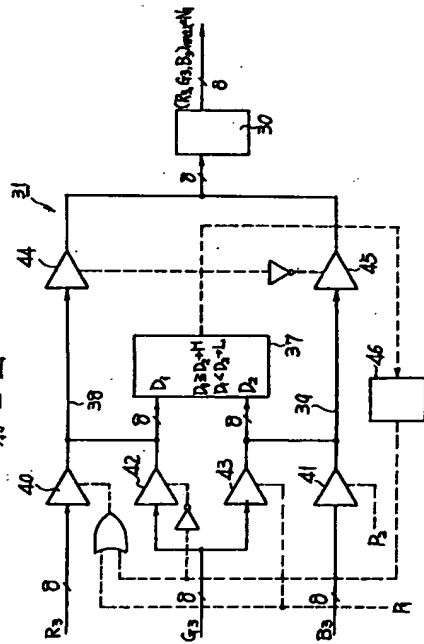
第 4 图



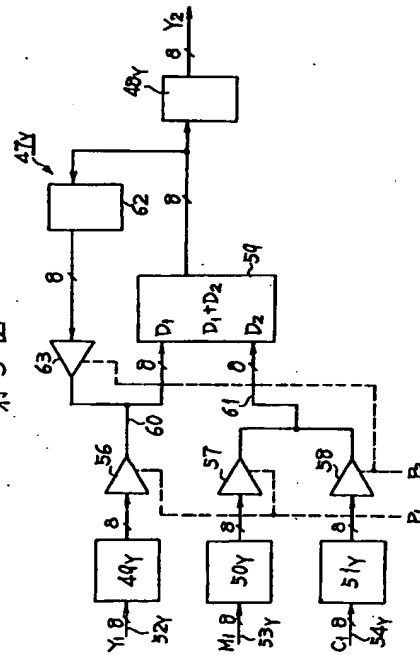
第 6 图



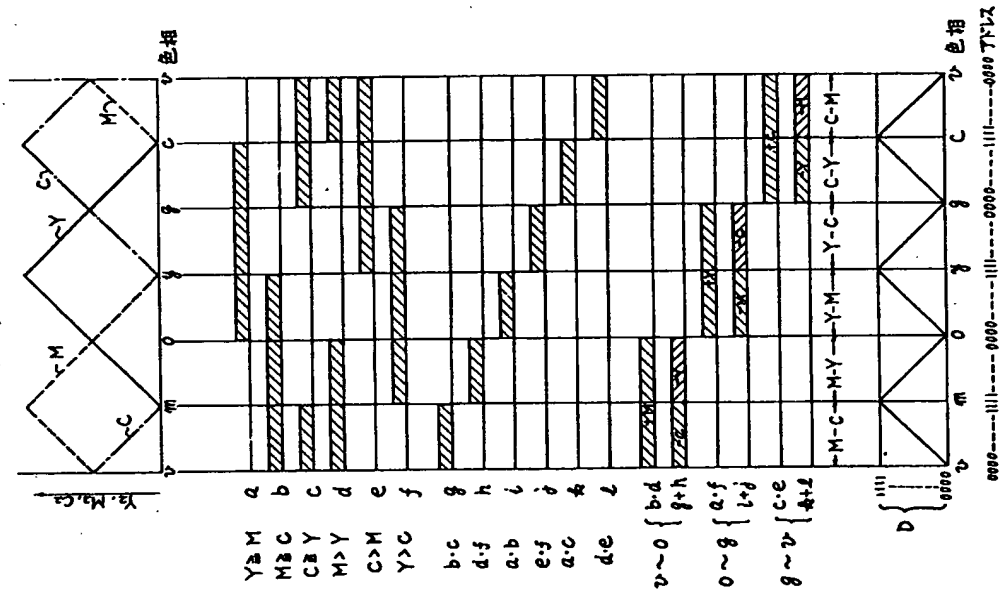
第 2 图



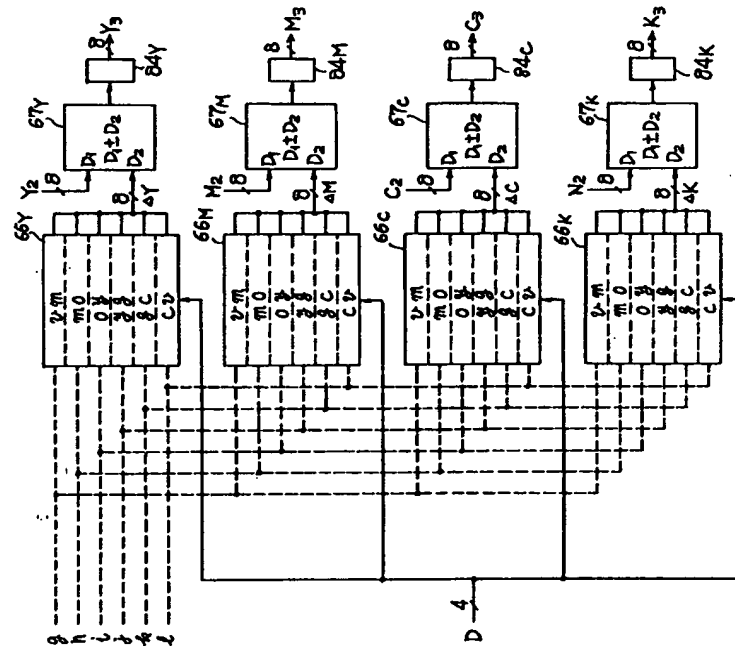
第 3 图



第5図



第7図



手続補正書(自発)

昭和55年2月12日

特許庁長官 川原 能雄 殿

1. 事件の表示

昭和54年特許願第49077号

2. 発明の名称 デジタル色調制御方法

3. 補正をする者

事件との関係 特許出願人

フリガナ 〒602 カシガハラシキヨフウシヤノウチヤガ テンジンキヤマチ
住 所 京都市上京区堀川通寺之内上る4丁目天神北町1番地の1
フリガナ セイゾウ
氏 名(名称) 大日本スクリーン製造株式会社
代表者 イン グ トウ レ ロウ
石 田 徳 次 郎

4. 代理人

〒144
住 所 東京都大田区蒲田4-18-17竹沢ビル3階
氏 名 (6075) 弁 理 士 竹 沢 荘 一
電 話 (731) 78017033

5. 補正命令の日付 自発

6. 補正により増加する発明の数

7. 補正の対象

明細書中、特許請求の範囲の欄、及び発明
の詳細な説明の欄

8. 補正の内容 別紙の通り

特開 昭55-142342 (16)

(補正の内容)

1. 明細書中、第1頁第4行目「特許請求の範囲」の項
を以下のように訂正する。

「所要色点の色分解各色データを相互に比較して、
無彩色データを分離するとともに、該無彩色デー
タに基づきテーブル索引して各色データの無彩色成
分データを新に発生させる段階、

各色データに基づいて、テーブル索引してマスキ
ング方程式を演算する段階、

各色データに基づいて、色相領域を区分するとと
もに、該色相領域の区分データに基づいて、テーブ
ル索引して各色データを色修正する段階

とによつて、所要色点の色調を制御することを特
徴とするデジタル色調制御方法。」

2. 同第20頁第5行目

「中性濃度を得る」を

「中性濃度もしくはその近似値を得る」と訂正する。

(以 上)